

SI-SIC-MADE MATERIAL FOR HEAT TREATMENT OF SEMICONDUCTOR AND ITS PRODUCTION

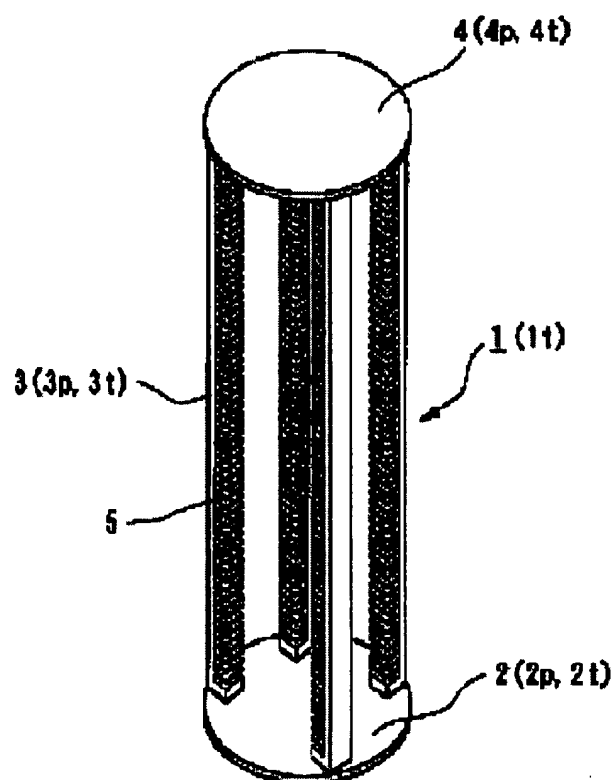
Patent number: JP2000119079
Publication date: 2000-04-25
Inventor: HORIUCHI YUSHI; KUROI SHIGEAKI
Applicant: TOSHIBA CERAMICS CO
Classification:
- international: C04B41/85; C04B41/87; C04B41/88; C23C16/32; H01L21/22
- european: C04B41/50W4
Application number: JP19980309159 19981029
Priority number(s): JP19980309159 19981029; JP19980227235 19980811

Report a data error here

Abstract of JP2000119079

PROBLEM TO BE SOLVED: To provide a material for heat treatment of semiconductor that is suitable for heat treatment of a large diameter semiconductor wafer and does not cause the contamination of the semiconductor wafer and its slip and the production thereof.

SOLUTION: As a base material for the Si-SiC made wafer boat for semiconductor heat treatment, are used the Si-SiC material that contains, as metal impurities, ≤ 0.05 ppm of Fe, ≤ 0.05 ppm of totals of Ni, Cu, Na, Ca, Cr and K and the surface roughness (Ra) of the site of the wafer boat contacting with the semiconductor wafer is made less than $0.20 \mu\text{m}$.



Data supplied from the esp@cenet database - Worldwide

BEST AVAILABLE COPY

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号
特開2000－119079
(P2000－119079A)

(43)公開日 平成12年 4 月25日 (2000. 4. 25)

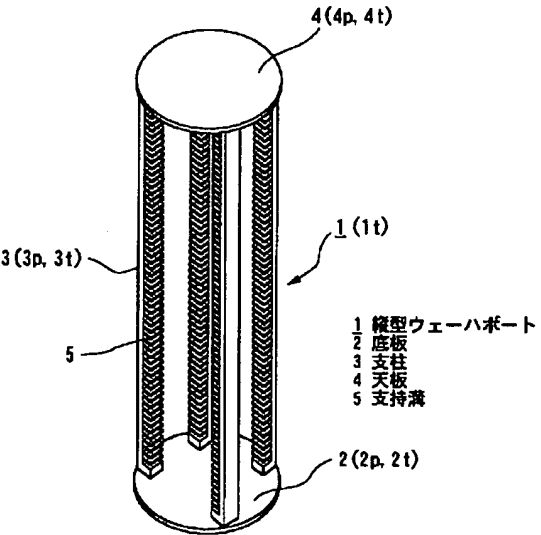
(51)Int.Cl. ⁷	識別記号	F I	テマコード [*] (参考)
C 0 4 B 41/85		C 0 4 B 41/85	H 4 K 0 3 0
41/87		41/87	M
			G
41/88		41/88	U
C 2 3 C 16/32		C 2 3 C 16/32	

審査請求 未請求 請求項の数 7 O L (全 11 頁) 最終頁に続く

(21)出願番号	特願平10－309159	(71)出願人	000221122 東芝セラミックス株式会社 東京都新宿区西新宿七丁目 5 番25号
(22)出願日	平成10年10月29日 (1998. 10. 29)	(72)発明者	堀内 雄史 山形県西置賜郡小国町大字小国町378番地 東芝セラミックス株式会社小国製造所内
(31)優先権主張番号	特願平10－227235	(72)発明者	黒井 茂明 山形県西置賜郡小国町大字小国町378番地 東芝セラミックス株式会社小国製造所内
(32)優先日	平成10年 8 月11日 (1998. 8. 11)	(74)代理人	100078765 弁理士 波多野 久 (外 1 名) Fターム(参考) 4K030 BA37 CA05 CA11 GA02
(33)優先権主張国	日本 (J P)		

(54)【発明の名称】 半導体熱処理用 S i－S i C 製部材およびその製造方法

(57)【要約】
【課題】大口径半導体ウェーハ熱処理用に適し、半導体ウェーハの汚染がなくスリップを発生させない半導体熱処理用部材およびその製造方法を提供する。
【解決手段】半導体熱処理用 S i－S i C 製ウェーハボート 1 の基材に金属不純物含有量として、F e の含有量が 0. 0 5 p p m 以下、N i と C u と N a と C a と C r と K の合計含有量が 0. 0 5 p p m 以下のものを用い、かつ半導体ウェーハが接触するウェーハボートの部位 7 の表面粗さ (R a) を 0. 2 0 μ m 以下にする。



(2) 000-119079 (P2000-ch 79)

【特許請求の範囲】

【請求項1】 SiCにSiを含浸してなるSi-SiCを基材とする半導体熱処理用Si-SiC製部材において、前記基材の金属不純物含有量として、Feの含有量が0.05ppm以下、NiとCuとNaとCaとCrとKとの合計含有量が0.05ppm以下であり、かつ少なくとも半導体が接触する部位の表面粗さ(Ra)が0.20μm以下であることを特徴とする半導体熱処理用Si-SiC製部材。

【請求項2】 上記基材の表面にCVD-SiC膜を形成したものであって、このCVD-SiC膜の少なくとも表面から10μmの領域のFeおよびNaの含有量が300ppb以下であることを特徴とする請求項1に記載の半導体熱処理用Si-SiC製部材。

【請求項3】 Feが0.05ppm以下、かつNi、Cu、Na、Ca、Cr、Kの合計が0.05ppm以下の金属不純物を含有するSiC粉末と、成形助剤を混練する混練工程と、この混練原料から成形体を作る成形工程と、この成形体を仮焼する仮焼工程と、この仮焼体を純化する純化工程と、この純化体にSiを含浸する含浸工程と、このシリコンが含まれた部材に搭載される半導体が接触する前記部材の部位の表面粗さ(Ra)を0.20μm以下にする加工工程とを有する半導体熱処理用Si-SiC製部材の製造方法。

【請求項4】 上記加工工程がダイヤモンドブレードを用いた加工であることを特徴とする請求項3に記載の半導体熱処理用Si-SiC製部材の製造方法。

【請求項5】 上記含浸工程は部材仮焼体を加熱炉本体内に設けられた密閉容器に収納し、Siを部材仮焼体中含浸させことを特徴とする請求項3または4に記載の半導体熱処理用Si-SiC製部材の製造方法。

【請求項6】 上記加工工程の後に、CVD-SiC膜形成工程を行う請求項3ないし5のいずれか1項に記載の半導体熱処理用Si-SiC製部材の製造方法。

【請求項7】 上記CVD-SiC膜形成工程により形成されるCVD-SiC膜は、この膜の少なくとも表面から10μmの領域のFeおよびNaの含有量が300ppb以下であることを特徴とする請求項6に記載の半導体熱処理用Si-SiC製部材の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は例えば、シリコン単結晶ウェーハ等の半導体熱処理用Si-SiC製部材およびその製造方法に係わり、特に半導体の汚染がなくスリップを発生させない半導体熱処理用部材およびその製造方法に関する。

【0002】

【従来の技術】従来、珪素(Si)と炭化珪素(SiC)からなるSi-SiC系材質は緻密性、高純度および強度に優れているため、半導体熱処理用の部材等例え

ば半導体熱処理用ウェーハポート(以下、ウェーハポートと記す。)に用いられている。

【0003】しかし、近年半導体デバイスの高集積化が進み半導体ウェーハ熱処理用ウェーハポートなどの熱処理用具に高純度化の要求が厳しくなっており、このウェーハポートの基材となるSi-SiC系材質にもより高純度化が要求されてきた。

【0004】従来のSi-SiC系材質は高純度基材といわれるものでも、金属不純物含有量として、Feの含有量が0.2ppm以上、NiとCuとNaとCaとCrとKとの合計含有量が0.2ppm以上もあり、上記高純度化の要求に応えることができなかった。

【0005】また、高温の酸化拡散工程、比較的低温のLP-CVD工程いずれにおいても、ウェーハポート基材から半導体ウェーハへの不純物拡散は避けられない。

【0006】そこでCVD-SiC膜が、(1)耐熱性、耐食性に優れる、(2)金属不純物の含有量が極めて少ない、(3)基材内部の金属等の不純物の半導体ウェーハへの拡散を抑制できる、(4)緻密質で内部気泡を有さず、高硬度で研磨特性に優れる等の優れた特性を有するのに着目して、図10に示すようにCVD-SiC膜21をウェーハポート22の基材23の表面24に形成し、基材23に含有される金属不純物の拡散を抑制し半導体ウェーハW1への汚染を防止する方策がとられている。

【0007】しかし、従来のウェーハポート22に用いられるSi-SiC基材23中に含まれる金属不純物濃度は、上述のようにFeが0.2ppm以上、他金属不純物の合計含有量が0.2ppm以上もありこのように基材22に不純物が多く含有されていると、この基材表面にCVD-SiC膜を形成する際に不純物がSiC膜21の表面21sにまで高濃度に拡散して存在することとなり、結果、このウェーハポートに半導体ウェーハW1を載置し、熱処理を行った場合、半導体ウェーハW1が汚染されていた。この不純物の拡散は通常のSiC膜のバルク濃度がFeで0.04ppm程度と基材22よりも高純度であるが、Si-SiC基材中に存在する不純物がCVD結晶成長中にその先端に偏析し、成長方向に移動していったものと推定される。

【0008】従って、従来はこの偏析した金属不純物を除去するために嚴重なふつ酸洗浄等を行っていた。

【0009】そこでこれらの不都合を解消するため、特開平6-206718号公報には、Si-SiC基材にCVD-SiC膜を形成する替わりにこの基材を全く用いず金属不純物含有量の合計が約5重量ppm以下である超高純度の一体の自立式CVD-SiCで形成した高温半導体加工用器具が開示されている。

【0010】しかし、この高温半導体加工用器具は基材を有しないので、機械的強度が弱く、また製造される器具の形状が限定される問題がある。

(3) 000-119079 (P2000-Uep79)

【0011】さらに、CVD-SiC膜は、その成膜過程において反応の核が生成されたあとこの核を基に結晶成長が起こり生成される場合には、合成条件により大きさや個数は異なるもののCVD-SiC膜の表面には突起が発生することがある。この場合、自立式CVD-SiCを得るためには、できるだけ高い強度を得るために研磨を行わないのが通常である。

【0012】従って、この場合、例えば8インチ以上の大口径半導体ウェーハをウェーハポートを用いて1100℃以上の高温で熱処理する場合、この突起が原因となり半導体ウェーハに転位（いわゆるスリップ）が起きるなどの問題が生じる。

【0013】

【発明が解決しようとする課題】そこで、大口径半導体ウェーハ熱処理用に適し半導体ウェーハの汚染がなくスリップを発生させない半導体熱処理用部材およびその製造方法が要望されており、本発明は特に大口径半導体ウェーハ熱処理用に適し、半導体ウェーハの汚染がなくスリップを発生させない半導体熱処理用部材およびその製造方法を提供することを目的とする。

【0014】

【課題を解決するための手段】上記目的を達成するためになされた本願請求項1の発明は、SiCにSiを含浸してなるSi-SiCを基材とする半導体熱処理用Si-SiC製部材において、前記基材の金属不純物含有量として、Feの含有量が0.05ppm以下、NiとCuとNaとCaとCrとKとの合計含有量が0.05ppm以下であり、かつ少なくとも半導体が接触する部位の表面粗さ（Ra）が0.20μm以下であることを特徴とする半導体熱処理用Si-SiC製部材であることを要旨としている。

【0015】本願請求項2の発明では、上記基材の表面にCVD-SiC膜を形成したものであって、このCVD-SiC膜の少なくとも表面から10μmの領域のFeおよびNaの含有量が300ppb以下であることを特徴とする請求項1に記載の半導体熱処理用Si-SiC製部材であることを要旨としている。

【0016】本願請求項3の発明では、Feが0.05ppm以下、かつNi、Cu、Na、Ca、Cr、Kの合計が0.05ppm以下の金属不純物を含有するSiC粉末と、成形助剤を混練する混練工程と、この混練原料から成形体を作る成形工程と、この成形体を仮焼する仮焼工程と、この仮焼体を純化する純化工程と、この純化体にSiを含浸する含浸工程と、このシリコンが含浸された部材に搭載される半導体ウェーハが接触する前記部材の部位の表面粗さ（Ra）を0.20μm以下にする加工工程とを有する半導体熱処理用Si-SiC製部材の製造方法であることを要旨としている。

【0017】本願請求項4の発明では、上記加工工程がダイヤモンドブレードを用いた加工であることを特徴と

する請求項3に記載の半導体熱処理用Si-SiC製部材の製造方法であることを要旨としている。

【0018】本願請求項5の発明では、上記含浸工程は部材仮焼体を加熱炉本体内に設けられた密閉容器に収納し、Siを部材仮焼体に含浸させことを特徴とする請求項3または4に記載の半導体熱処理用Si-SiC製部材の製造方法であることを要旨としている。

【0019】本願請求項6の発明では、上記加工工程の後に、CVD-SiC膜形成工程を行う請求項3ないし5のいずれか1項に記載の半導体熱処理用Si-SiC製部材の製造方法であることを要旨としている。

【0020】本願請求項7の発明では、上記CVD-SiC膜形成工程により形成されるCVD-SiC膜は、この膜の少なくとも表面から10μmの領域のFeおよびNaの含有量が300ppb以下であることを特徴とする請求項6に記載の半導体熱処理用Si-SiC製部材の製造方法であることを要旨としている。

【0021】

【発明の実施の形態】本発明に係わる半導体熱処理用部材の実施の形態について説明する。

【0022】本発明に係わる半導体熱処理用部材の構造として、2つの実施形態が考えられる。

【0023】第1の実施形態は、ウェーハポートや枚葉式サセプタ等の半導体熱処理用部材の基材として、SiCにSiを含浸した超高純度のSi-SiCを用い、かつ半導体が接する部材の部位を極めて平坦にした半導体熱処理用部材である。

【0024】第2の実施形態は、半導体熱処理用部材の基材として、SiCにSiを含浸した超高純度のSi-SiCを用い、かつ半導体が接する部材の部位を極めて平坦にし、さらに、この平坦部位を含む基材表面にCVD-SiC膜を形成した半導体熱処理用部材である。

【0025】本発明に係わる半導体熱処理用Si-SiC製部材の第1の実施形態の代表例としての縦型ウェーハポートを図面を参照して説明する。

【0026】図1に示すように、Si-SiC製ウェーハポート例えば縦型ウェーハポート1は、Si-SiCの基材から形成された底板2と支柱3と天板4とを組み立てて構成される。

【0027】支柱3は断面が例えば正方形形状で底板2上に4本立設され、各々の支柱3には半導体ウェーハWが搭載されるために支持部6が形成される。支持部6は、図2に示すように、支持溝5を長手方向に櫛歯状に形成されている。

【0028】上記底板、支柱および天板からなるSi-SiC製ウェーハポート基材は金属不純物含有量として、Feの含有量が0.05ppm以下、一方NiとCuとNaとCaとCrとKの合計含有量が0.05ppm以下の超高純度のものである。

【0029】また、搭載される半導体ウェーハWが接触

(4) 000-119079 (P2000-50079)

するウェーハポート1の部位、例えば支持部6の上表面7の表面粗さ(Ra)が $0.20\mu\text{m}$ 以下と極めて平坦に形成されている。

【0030】上記基材のFeの含有量を 0.05ppm 以下、および代表的含有金属の合計含有量を 0.05ppm 以下とするのは、ウェーハポート1を用いた半導体ウェーハWの熱処理時、CVD-SiC膜が基材に形成されていなくとも、半導体ウェーハWを金属汚染させないためである。

【0031】Feの含有量が 0.05ppm を超え、上述した他の含有金属の合計含有量が 0.05ppm を超えるとウェーハポート1を用いた半導体ウェーハWの熱処理時、半導体ウェーハWは著しく金属汚染される。

【0032】また、半導体ウェーハWが接触するウェーハポート1の部位の表面粗さ(Ra)を $0.20\mu\text{m}$ 以下にするのは、ウェーハポート1を用いた半導体ウェーハWの熱処理時、半導体ウェーハW表面にスリップを発生させないためである。

【0033】表面粗さ(Ra)が $0.20\mu\text{m}$ を超えると、ウェーハポート1を用いた半導体ウェーハWの熱処理時、半導体ウェーハW表面にスリップを発生させる。

【0034】上述のような構造を有するSi-SiC製ウェーハポート1は図3に示すような工程流れにより製造される。

【0035】すなわち、ウェーハポートの製造にはSiC粉末と成形助剤を混練する混練工程と、この混練原料を成形し底板成形体2p、支柱成形体3pおよび天板成形体4pを作る成形工程と、これらの成形体2p、3p、4pを加工する工程と、この加工された成形体2p、3p、4pを仮焼する工程と、この仮焼された成形体2t、3t、4tを純化する純化工程と、この純化された純化体2t、3t、4tを接着剤を用いて接着する接着工程と、この接着されて形成されたウェーハポート純化体1tにシリコンを含浸させ加熱する含浸工程と、このシリコンが含浸されたウェーハポート1を研磨する工程と、このウェーハポート1の支柱3に複数の半導体ウェーハ搭載用の支持溝5を形成する溝切り工程と、このウェーハポート1を洗浄する工程とよりなっている。

【0036】上記混練工程では、超高純度例えばFeが 0.05ppm 以下、かつNi、Cu、Na、Ca、Cr、Kの合計が 0.05ppm 以下の金属不純物を含有するSiC粉末で平均粒径の異なる微粉集合体および粗粉集合体の混合物を出発原料とし、このSiC粉末にフェノール樹脂、アクリル系樹脂などの焼結助剤、成形助剤を混合するものである。

【0037】上記仮焼工程は常法の条件にて、例えばArガス雰囲気中 $1500\sim 2000^\circ\text{C}$ で成形体2p、3p、4pを約2時間加熱処理し、仮焼体2t、3t、4tを得る。

【0038】図4に示すように、これらの純化体2t、

3t、4tを接着して組み立てられたウェーハポート純化体1tは、続いてシリコンの含浸工程に移されるが、このシリコンの含浸工程は、誘導加熱炉本体8内に設けられ清浄に保たれたカーボン製の密閉容器9にウェーハポート仮焼体1tを収納する。この密閉容器9に収納されたウェーハポート純化体1tは、ポリシリコンが加熱、溶融された溶融シリコンSが入った溶融シリコン槽10上方に溶融シリコンSと離間状態で置き、一端が溶融シリコンS中に没し他端がウェーハポート成形体1tに取り付けられた耐熱性の毛細管体11を用いて、溶融シリコンSをウェーハポート成形体1tに含浸させる。

【0039】しかる後誘導加熱コイル12を付勢し移動させながらウェーハポート成形体1tの含浸を行う。この純化体1tの含浸を誘導加熱炉本体8に設けられた上記密閉容器9を用いて行うことにより、Siが含浸されたウェーハポート1は金属に汚染されることがない。

【0040】溝切り工程では、ダイヤモンドブレードを用いて切削しウェーハポート1の支柱2にウェーハ支持用の支持溝5を形成する。

【0041】ダイヤモンドブレードを用いることで、切削された支持部6の上表面7はその表面粗さが $Ra \leq 0.20\mu\text{m}$ とすることができ、CVD-SiC膜面よりも表面粗さは粗くない。

【0042】上述のように、ウェーハポート1に超高純度の基材を用い、半導体ウェーハWが接触する部位を表面粗さが $0.20\mu\text{m}$ 以下と極めて平坦にしたので、基材表面にCVD-SiC膜を形成しなくとも、半導体ウェーハWを汚染することがなく、スリップを発生させることもない。また、CVD-SiC膜を形成しないので、SiC膜の表面に偏析した金属不純物を除去するための厳重な洗浄を必要としない。

【0043】上記代表例では、ウェーハポートについて説明したが、変形例として図5に示すような枚葉式サセプタについて説明する。

【0044】枚葉式サセプタ21は口径 300mm 半導体ウェーハのような大口径ウェーハ用に適するもので、円盤形状のサセプタ本体22と、このサセプタ本体22に設けられ半導体ウェーハが収納される収納凹部23とで形成されている。

【0045】前記サセプタ本体21を形成する基材は、金属不純物含有量として、Feの含有量が 0.05ppm 以下、NiとCuとNaとCaとCrとKとの合計含有量が 0.05ppm 以下であり、かつ半導体ウェーハWが接触する部位例えば収納凹部23の表面24の表面粗さ(Ra)が $0.20\mu\text{m}$ 以下になっている。

【0046】なお、上記枚葉式サセプタ21も、上述した代表例のウェーハポートと同様の製造方法により製造することができる。

【0047】次に本発明に係わる半導体熱処理用Si-SiC製部材の第2の実施形態の代表例としての縦型ウ

(5) 000-119079 (P2000-00. 查

ェーハポートを図面を参照して説明する。

【0048】第2の実施形態のSi-SiC製縦型ウェーハポート31は、図1に示された第1の実施形態のウェーハポートと同様の形状を有し、Si-SiCの基材から形成されている。ウェーハポート31は、図6に示すように、Si-SiCの基材から形成された底板（図示せず）と支柱32と天板（図示せず）とを組み立てて構成される。

【0049】上記底板、支柱32および天板からなるSi-SiC製ウェーハポート基材は、金属不純物含有量として、Feの含有量が0.05ppm以下、一方NiとCuとNaとCaとCrとKの合計含有量が0.05ppm以下の超高純度のものである。さらに、図7に示すように、底板、支柱32および天板を形成する基材の表面33には、所定の厚さ例えば数十～約100μmのCVD膜34が形成されており、このCVD膜34の表面35から深さtが少なくとも10μmの領域では、FeおよびNaの含有量が300ppb以下に保たれている。

【0050】上記基材のFeの含有量を0.05ppm以下、および他の代表的含有金属の合計含有量を0.05ppm以下とするのは、ウェーハポート31を用いた半導体ウェーハWの熱処理時、基材からCVD-SiC膜の表面に偏析した金属不純物により、半導体ウェーハWを金属汚染するのを防止するためである。

【0051】Feの含有量が0.05ppmを超え、代表的含有金属の合計含有量が0.05ppmを超えると基材にCVD-SiC膜を形成しても、SiC膜の表面に金属不純物が偏析して、半導体ウェーハWの熱処理時、半導体ウェーハWは金属汚染される。

【0052】また、半導体ウェーハWが接触するウェーハポート1の部位の表面粗さ(Ra)を0.20μm以下にするのは、CVD-SiC膜の表面粗さは基材の表面粗さに大きな影響を受けるためである。

【0053】表面粗さ(Ra)が0.20μmを超えると、CVD-SiC膜の表面粗さ(Ra)も0.20μmを超え、半導体ウェーハWの熱処理時、半導体ウェーハW表面にスリップを発生させる。

【0054】CVD膜34の表面35から深さtが少なくとも10μmの領域で、FeおよびNaの含有量を300ppb以下にするのは、半導体ウェーハWが接触する部位への金属不純物の拡散を少なくすることができ、半導体ウェーハWの熱処理時、半導体ウェーハWを汚染することがないためである。

【0055】FeおよびNaの含有量が300ppbを

超えると、半導体ウェーハWの熱処理時、CVD膜34に含有されるFeおよびNaにより、半導体ウェーハWは汚染される。

【0056】第2の実施形態のSi-SiC製ウェーハポート31の製造も、その中間工程（溝切り工程）までは、第1の実施形態のSi-SiC製ウェーハポート31の製造と同様に、図3に示すような工程流れにより製造される。

【0057】第1の実施形態のウェーハポートと同様に製造され溝切りされたウェーハポート31は、常法のCVD法により厚さ例えば数十μm～約100μmのCVD膜34が形成される。

【0058】このCVD膜34が形成されたウェーハポート31は洗浄されて完成される。

【0059】上述のように、ウェーハポート31に超高純度の基材を用い、半導体ウェーハWが接触する部位を極めて平坦にし、かつ基材表面にCVD-SiC膜を形成したので、より一層半導体ウェーハWを汚染することがなくなり、スリップを発生も抑制できる。また、CVD-SiC膜したにも拘わらず、超高純度の基材を用いることにより、SiC膜の表面への金属不純物の偏析をなくし、厳重な洗浄を不必要とした。

【0060】なお、第2の実施形態の変形例として、枚葉式サセプタにCVD膜を形成したものが考えられる。

【0061】

【実施例】[1]ウェーハポート基材の評価試験

ウェーハポート基材の金属不純物含有量を測定する。

【0062】(1)試料の作製

①実施例：平均粒径および金属不純物含有量が表1のような超高純度のSiC粉末に、成形助剤であるアクリル系バインダーを加えて混練し、鋳込みにより断面が2cm×2cm長さ30cmの試験片成形体を作製した。この成形体をアルゴン雰囲気中、1700℃で約2時間焼成した後適切な純化を行い、試験片を得た。この試験片純化体を誘導加熱炉本体内に設けられた高純度カーボン製密閉容器を用い、減圧下で溶融シリコンが含浸された試験片含浸体を得た。

【0063】②比較例1：平均粒径および金属不純物含有量が表1のようなSiC粉末を用い、また含浸工程を密閉容器を用いない従来の含浸方法を採用することを除き、その他は実施例と同様の方法で試験片含浸体を得た。

【0064】

【表1】

原料粉末の平均粒径および金属不純物含有量 (単位 ppm)

	粉 末	平均粒徑 (μm)	Fe	Ni	Cr	Cu	Ca	Na	K
實 施 例	超 高 純 度 SiC ($\ast 1$)	40	0.06	<0.01	<0.01	0.01	0.02	0.01	0.01
		10	0.04	0.02	<0.01	<0.01	0.03	<0.01	<0.01
比較例 1	高 純 度 SiC ($\ast 2$)	40	0.68	0.26	<0.01	<0.01	0.04	0.03	0.02
		10	0.12	0.05	<0.01	<0.01	0.05	0.01	<0.01

【表2】

ウェーハポート基材の金属不純物含有量 (単位 ppm)

	Fe	Ni	Cr	Cu	Ca	Na	K
実施例	0.02	0.01	<0.01	<0.01	<0.01	0.01	0.01
比較例 1	0.27	0.03	0.04	0.05	0.06	0.02	0.03

【表3】

半導体ウェーハ接触面の表面粗さ、 R_a (単位 μm)

	表面粗さ
実施例	0.12
比較例3（膜付）	0.45

〔２〕（１）において作製したウェーハポート（実施例、比較例２（基材）、比較例３（膜付））を用意す

(7) 000-119079 (P2000-079

る。

【0075】(2) 測定方法

試料のウェーハポート（実施例、比較例2（基材）、比較例3（膜付））にそれぞれ8インチのシリコンウェーハを1枚搭載し、 N_2/O_2 雰囲気中、1100℃で熱処理を行い、シリコンウェーハ表面に転写される金属不

純物を測定する。

【0076】(3) 測定結果

測定結果は表4のとおりである。

【0077】

【表4】

シリコンウェーハに転写された金属不純物量（単位× 10^{10} atoms/cm²）

	Fe	Ni	Cr	Cu	Ca	Na	K
実施例	4.0	0.8	0.4	0.8	1.4	2.5	1.2
比較例2（基材）	22.0	1.5	0.9	2.0	2.5	4.5	2.5
比較例3（膜付）	5.0	0.7	0.6	1.2	1.4	2.7	1.5

実施例はNi、Ca以外の金属では比較例（膜付）よりも転写された量が少ない。また、CVD膜がない比較例（基材）に比べると転写量は全ての金属において少なく、約1/5～1/2である。

【0078】[4] ウェーハポートによる半導体ウェーハのスリップ発生試験

(1) 測定方法

上記[2](1)で得られた実施例および比較例3（膜付）の上部、中央部および下部の3カ所の位置にそれぞ

れ8インチシリコンウェーハを1枚ずつ合計3枚搭載し、1200℃まで所定の速度で昇温し、1時間この温度保持した後、シリコンウェーハを取り出し、微分干渉顕微鏡によりスリップの発生状況を観察した。

【0079】(2) 観察結果

測定結果は表5のとおりである。

【0080】

【表5】

シリコンウェーハのスリップ発生状況

	ウェーハの搭載位置			備 考
	上 部	中央部	下 部	
実施例	な し	な し	な し	
比較例3（膜付）	な し	5ヶ所	8ヶ所	いずれも支持部との接触部から発生

比較例3（膜付）では中央部および下部に搭載したシリコンウェーハに多くのスリップが発生しているが、実施例にはいずれの位置に搭載したシリコンウェーハにもスリップは発生していない。

【0081】[5] 含浸方法の違いによるSi含浸基材の金属汚染測定

(1) 試料の作製

上述の[2](1)同様の方法でポート含浸体を2個作製し、1個は本発明の如き密閉容器を用いない従来のSi含浸方法によりSiを含浸し（従来例）、他の1個は

本発明に係わるSi含浸方法によりSiを含浸する（実施例）。

【0082】それぞれの方法によりSi含浸されたSi含浸ポート含浸体から試験片を切り出す。

【0083】(2) 測定方法：各試料をICP発光分光法により測定する。

【0084】(3) 測定結果測定結果は表6のとおりである。

【0085】

【表6】

含浸方法の違いによる基材の金属不純物含有量（単位 ppm）

	Fe	Ni	Cr	Cu	Ca	Na	K	Al	V
実施例	0.02	<0.01	<0.01	<0.01	<0.01	<0.01	<0.01	<0.14	0.02
従来例	0.56	0.02	0.05	<0.01	0.03	0.01	0.01	0.44	0.16

実施例を用いてSiを含浸した基材の金属不純物含有量は、従来例を用いて含浸した基材の金属不純物含有量よりも著しく少なくなっている。

【0086】[6] ウェーハポート基材の評価試験

CVD膜を形成したウェーハポート基材の金属不純物含

有量を測定する。

【0087】(1) 試料の作製

1) 実施例：超高純度SiC粉末を出発原料とし、製造形態中に適切な純化処理を行った後、洗浄な雰囲気の中にてSi注入を行い、金属不純物含有量が表7のような

(8) 000-119079 (P2000-8r79)

8インチウェーハ熱処理用ウェーハポートを作製した。次に、この基材を1100℃中でシラン系ガスを主体とした雰囲気中に置き、CVD法によりSiC膜を形成させた(実施例2)。なお、このウェーハポート作製の際、このウェーハポートと同じ超高純度基材の小試料を置き、CVD膜を形成させた。

【0088】2) 比較例：高純度なSiC粉末を用い、通常の純化とSi注入により、金属不純物含有量が表7

のような8インチウェーハ熱処理用ウェーハポートを作製した。この次に、この基材に実施例と同様の方法によりCVD-SiC膜を形成させた(比較例4)。なお、このウェーハポート作製の際、実施例と同様に、ウェーハポートと同じ超高純度基材の小試料を置き、CVD膜を形成させた。

【0089】

【表7】

ウェーハポート基材の金属不純物含有量(単位 ppm)

	Fe	Ni	Cr	Cu	Ca	Na	K
実施例2	<0.01	0.01	<0.01	<0.01	<0.01	0.01	0.01
比較例4	6.30	0.60	0.30	0.10	0.60	0.92	0.43

(2) 測定方法

上記(1)で得られた実施例および比較例を用いて、以下のようなウェーハ評価(半導体的評価)を行った。

【0090】1) 実施例2および比較例4のウェーハポートをHF+H₂O(1:10)で第1Wet洗浄(ハンドリング汚染を排除するための簡易な洗浄)した後、ウェーハを搭載してN₂/O₂雰囲気中、1100℃にて熱処理を行い、ウェーハ表面に転写される不純物量を測定した。

【0091】2) 上記第1洗浄後、さらに、O₂中に1

100℃で酸処理を行い、表面不純物をトラップした酸化膜をHF+H₂Oで除去する第2Wet洗浄を行い、熱処理とウェーハ評価を行った。

【0092】3) 実施例2および比較例4のウェーハポートの作製時、同時に作製した各小試料を用いて、CVD膜内の不純物の測定を行った。

【0093】(3) 測定結果

1) 第1Wet洗浄測定結果は表8のとおりである。

【0094】

【表8】

ウェーハ表面に転写された金属不純物量(第1Wet洗浄後)(×E10 atoms/cm²)

	Fe	Ni	Cr	Cu	Ca	Na	K
実施例2	8.0	1.6	0.9	2.8	3.2	4.0	2.2
比較例4	25.0	2.5	1.9	3.0	4.5	18.0	3.2

・簡単な洗浄でも、実施例2は各元素共ウェーハ表面に転写された金属不純物量は少なく、また、比較例4と比べても著しく転写量が少ないことがわかった。とりわけ、Fe、Naの転写量の差異が両者で大きい。

【0095】2) 第2Wet洗浄測定結果は表9のとおりである。

【0096】

【表9】

ウェーハ表面に転写された金属不純物量(第2Wet洗浄後)(×E10 atoms/cm²)

	Fe	Ni	Cr	Cu	Ca	Na	K
実施例2	4.0	0.8	0.4	0.8	1.4	2.5	1.2
比較例4	11.0	1.2	0.9	3.0	2.5	9.5	2.0

・二度の洗浄により、実施例2は各元素共ウェーハ表面に転写された金属不純物量は極めて少なく、また、比較例4と比べても著しく転写量が少ないことがわかった。とりわけ、Fe、Naの転写量の差異が両者で大きい。【0097】3) CVD膜内の不純物の測定結果は図8および図9のとおりである。

【0098】・測定元素中、両試料間で特に顕著な差異が見られたFeとNaについて膜内濃度分布を図8および図9に示す。

【0099】・実施例は膜厚1~5μmの範囲におい

て、膜内分布濃度がFe、Na共に従来例に比べて、著しく少ないことがわかった。

【0100】

【発明の効果】本発明に係わる半導体熱処理用Si-SiC製部材およびその製造方法は、熱処理用部材基材としてその含有金属不純物濃度がCVD-SiC膜の含有金属不純物濃度と同等または以下の基材を用い、かつ搭載される半導体が接触する熱処理用部材の部位の表面粗さを0.20μm以下にすることで、CVD-SiC膜を形成しない半導体熱処理用Si-SiC製部材の使用

(9) 000-119079 (P2000-@)79

を可能にした。従って、特に８インチ以上の大口径半導体ウェーハを熱処理用部材を用いて高温で熱処理しても半導体ウェーハを汚染させることもなく、スリップを発生させることもない。

【０１０１】また、ＣＶＤ－ＳｉＣ膜形成を行わない場合には、大規模な設備と成膜時間を要しないので安価な半導体熱処理用Ｓｉ－ＳｉＣ製部材およびその製造方法を提供することができる。

【０１０２】さらに支持溝の切削工程においてダイヤモンドブレードを用いたので半導体ウェーハが接触するウェーハボートの部位の表面粗さ（Ｒａ）を０．２０μｍ以下にすることができ、スリップ発生の防止に役立たせることができる。

【０１０３】また、含浸工程を加熱炉本体内に設けられた密閉容器を用いて行うので、部材の金属汚染を防止することができる。

【０１０４】さらに、熱処理用部材の基材にＣＶＤ－ＳｉＣ膜の含有金属不純物濃度と同等または以下の基材を用い、半導体が接触する部位の表面粗さを０．２０μｍ以下にし、かつ、ＣＶＤ－ＳｉＣ膜を形成し、このＣＶＤ－ＳｉＣ膜の少なくとも表面から１０μｍの領域のＦｅおよびＮａの含有量を３００ｐｐｂ以下にする場合には、半導体が接触する部位をより平坦にすることができると共に、この部位への金属不純物の拡散を少なくすることができるので、熱処理により半導体にスリップの発生がなく、また半導体ウェーハを汚染することのない半導体熱処理用Ｓｉ－ＳｉＣ製部材を提供することができる。

【０１０５】また、超高純度の基材を用いることにより、ＣＶＤ－ＳｉＣ膜してもＳｉＣ膜の表面への金属不純物の偏析をなくすことができ、厳重な洗浄を不必要とすることができる。

【図面の簡単な説明】

【図１】本発明に係わる半導体熱処理用Ｓｉ－ＳｉＣ製ウェーハボートの斜視図。

【図２】図１の半導体熱処理用Ｓｉ－ＳｉＣ製ウェーハボートの要部の断面図。

【図３】本発明に係わる半導体熱処理用Ｓｉ－ＳｉＣ製ウェーハボートの製造工程流れ図。

【図４】本発明に係わる半導体熱処理用Ｓｉ－ＳｉＣ製ウェーハボートの製造工程の含浸工程に用いられる誘導加熱炉の断面図。

【図５】本発明に係わる半導体熱処理用Ｓｉ－ＳｉＣ製部材の変形例の枚葉式サセプタの断面図。

【図６】本発明に係わる半導体熱処理用Ｓｉ－ＳｉＣ製部材の他の実施形態のウェーハボートの要部断面図。

【図７】図６に示すウェーハボートの要部のＡ部拡大図。

【図８】本発明の実施例のＦｅの膜内濃度分布の説明図。

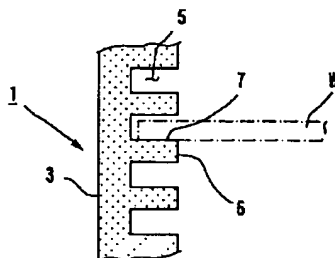
【図９】本発明の実施例のＮａの膜内濃度分布の説明図。

【図１０】従来のウェーハボートの要部断面図。

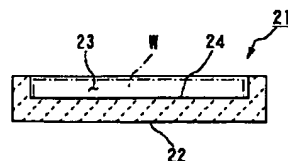
【符号の説明】

- １ 半導体熱処理用Ｓｉ－ＳｉＣ製ウェーハボート（縦型ウェーハボート）
- ２ 底板
- ３ 支柱
- ４ 天板
- ５ 支持溝
- ６ 支持部
- ７ ウェーハボートの部位（支持部上表面）
- ８ 誘導加熱炉本体
- ９ 密閉容器
- １０ 熔融シリコン槽
- １１ 毛細管体
- １２ 誘導加熱コイル
- ２１ ＣＶＤ－ＳｉＣ膜
- ２２ 熱処理用ウェーハボート
- ２３ 基材
- ２４ 表面
- ３１ Ｓｉ－ＳｉＣ製縦型ウェーハボート
- ３２ 支柱
- ３３ 表面
- ３４ ＣＶＤ膜
- ３５ 表面
- Ｗ 半導体ウェーハ
- ｔ 深さ

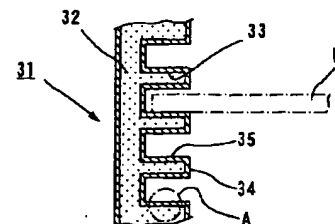
【図２】



【図５】

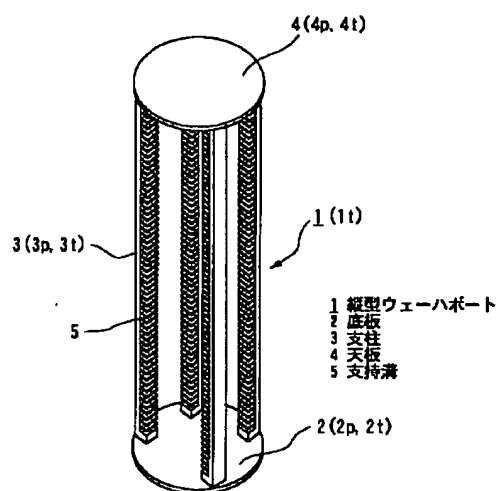


【図６】

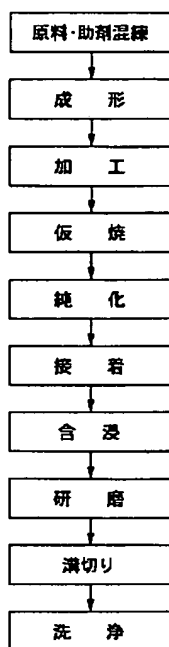


(000000-119079 (P2000-179

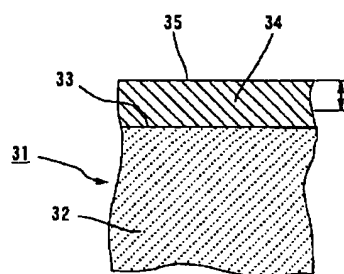
【図1】



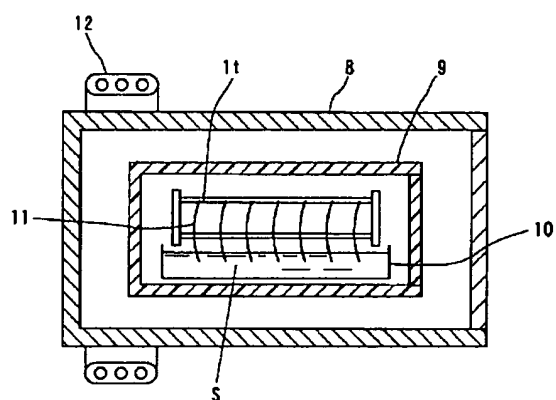
【図3】



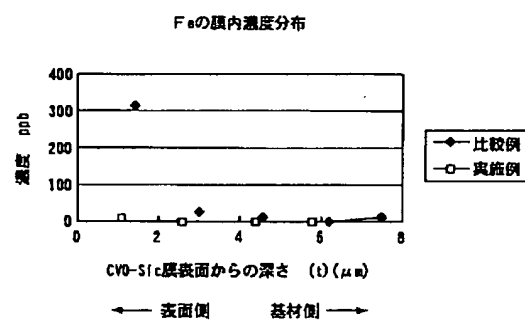
【図7】



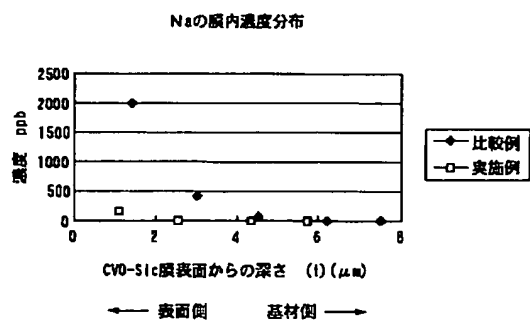
【図4】



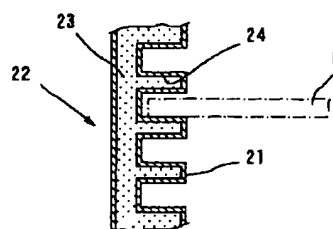
【図8】



【図9】



【図10】



(11) 00-119079 (P2000-01) 査

フロントページの続き

(51) Int. Cl.⁷

H01L 21/22

識別記号

501

FI

H01L 21/22

キーワード (参考)

501G

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☐ GRAY SCALE DOCUMENTS
- ☐ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.